

?
t /7

8/7/1
DIALOG(R) File 347:JAPIO
(c) 1999 JPO & JAPIO. All rts. reserv.

06090552 **Image available**
FC-AL* SYSTEM

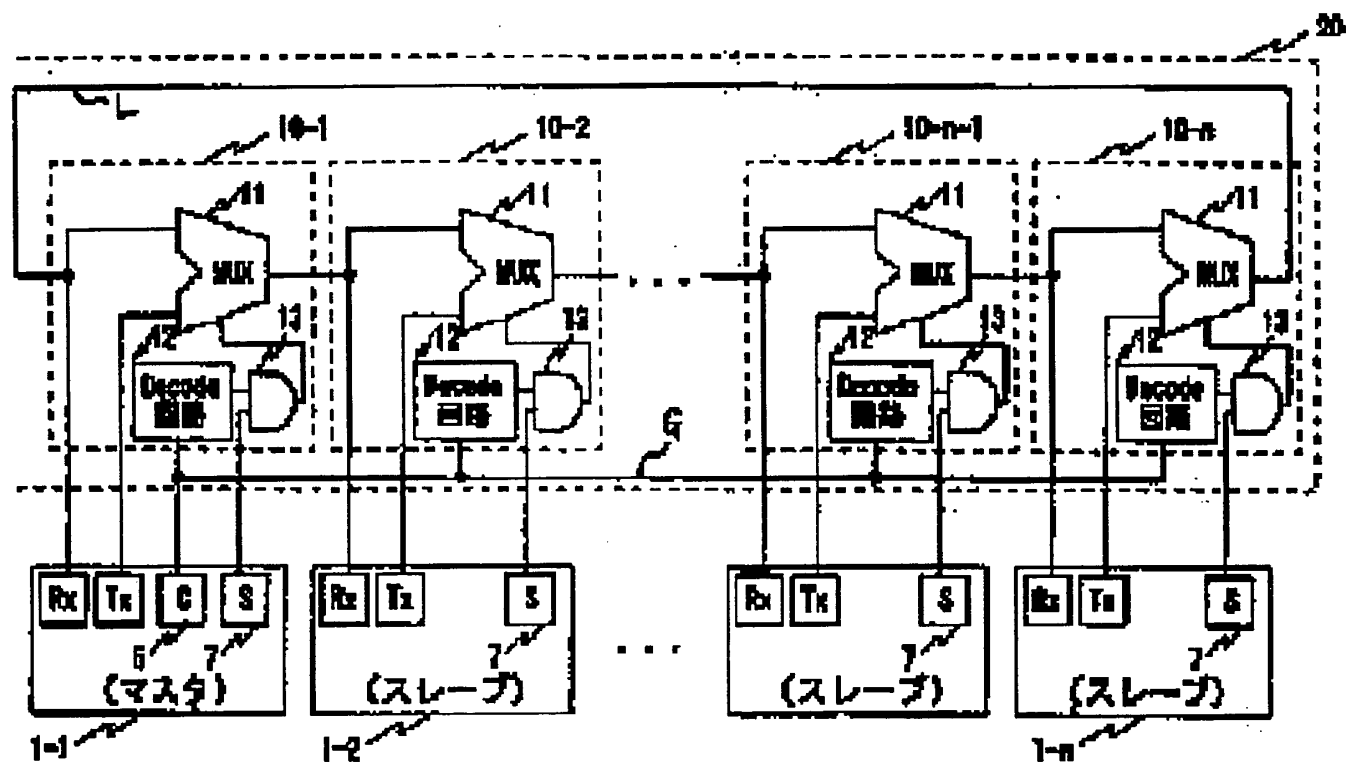
PUB. NO.: 11-032068 [JP 11032068 A]
PUBLISHED: February 02, 1999 (19990202)
INVENTOR(s): HONDA KIYOSHI
 ICHIKAWA MASATOSHI
 MATSUMOTO JUN
 KUNISAKI OSAMU
 SAIKI EISAKU
APPLICANT(s): HITACHI LTD
APPL. NO.: 09-182885 [JP 97182885]
FILED: July 08, 1997 (19970708)

ABSTRACT

PROBLEM TO BE SOLVED: To attain logical disconnection/connection of ports, even when a by-pass control signal cannot be received by a port, or a port by-pass circuit can be controlled from the port, due to a *failure* of connection of the port and the port bias circuit.

SOLUTION: A master node 1-1 is provided with a global port by-pass control information generating part 6, which generates global by-pass control information for port by-pass circuits 10-2 to 10-n connected with the ports of slave nodes 1-2 to 1-n. The port by-pass circuit 10 is provided with a decoding circuit 12, which receives the global port by-pass control information for its own circuit via a transmission path G independently of a loop-shaped transmission path L. The port corresponding to its own circuit is disconnected/connected from the loop-shaped transmission path L, based on the received global port by-pass control information for its own circuit and local port by-pass control information. Thus, the disconnection control of the defective port can be attained, without operating physical disconnection/connection(connector insertion and extraction), thus improving maintainability and availability can be improved.

COPYRIGHT: (C)1999,JPO
?



100
F C _ A L システム

FC-AL SYSTEM

Patent Number: JP11032068
Publication date: 1999-02-02
Inventor(s): HONDA KIYOSHI; ICHIKAWA MASATOSHI; MATSUMOTO JUN; KUNISAKI OSAMU;
SAIKI EISAKU
Applicant(s):: HITACHI LTD
Requested Patent: JP11032068
Application Number: JP19970182885 19970708
Priority Number(s):
IPC Classification: H04L12/437
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To attain logical disconnection/connection of ports, even when a by-pass control signal cannot be received by a port, or a port by-pass circuit can be controlled from the port, due to a failure of connection of the port and the port bias circuit.

SOLUTION: A master node 1-1 is provided with a global port by-pass control information generating part 6, which generates global by-pass control information for port by-pass circuits 10-2 to 10-n connected with the ports of slave nodes 1-2 to 1-n. The port by-pass circuit 10 is provided with a decoding circuit 12, which receives the global port by-pass control information for its own circuit via a transmission path G independently of a loop-shaped transmission path L. The port corresponding to its own circuit is disconnected/connected from the loop-shaped transmission path L, based on the received global port by-pass control information for its own circuit and local port by-pass control information. Thus, the disconnection control of the defective port can be attained, without operating physical disconnection/connection(connector insertion and extraction), thus improving maintainability and availability can be improved.

Data supplied from the esp@cenet database - I2

1/1 JAPIO - (C) JPO

PN - JP 11032068 A 19990202 [JP11032068]

TI - FC-AL SYSTEM

IN - HONDA KIYOSHI; ICHIKAWA MASATOSHI; MATSUMOTO JUN; KUNISAKI
OSAMU;

SAIKI EISAKU

PA - HITACHI LTD

AP - JP18288597 19970708 [1997JP-0182885]

IC1 - H04L-012/437

AB - PROBLEM TO BE SOLVED: To attain logical disconnection/connection of ports, even when a by-pass control signal cannot be received by a port, or a port by-pass circuit can be controlled from the port, due to a failure of connection of the port and the port bias circuit.

- SOLUTION: A master node 1-1 is provided with a global port by-pass control information generating part 6, which generates global by-pass control information for port by-pass circuits 10-2 to 10-n connected with the ports of slave nodes 1-2 to 1-n. The port by-pass circuit 10 is provided with a decoding circuit 12, which receives the global port by-pass control information for its own circuit via a transmission path G independently of a loop-shaped transmission path L. The port corresponding to its own circuit is disconnected/connected from the loop-shaped transmission path L, based on the received global port by-pass control information for its own circuit and local port by-pass control information. Thus, the disconnection control of the defective port can be attained, without operating physical disconnection/connection(connector insertion and extraction), thus improving maintainability and availability can be improved.

- COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-32068

(43) 公開日 平成11年(1999) 2月2日

(51) IntCl.⁹

H 0 4 L 12/437

識別記号

F I

H 0 4 L 11/00

3 3 1

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号 特願平9-182885

(22) 出願日 平成9年(1997) 7月8日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 本田 聖志

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(72) 発明者 市川 正敏

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(72) 発明者 松本 純

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(74) 代理人 弁理士 有近 紳志郎

最終頁に続く

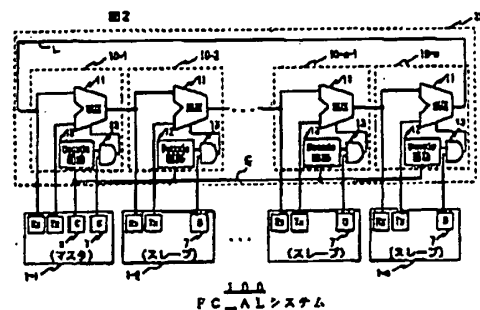
(54) 【発明の名称】 FC_ALシステム

(57) 【要約】

【課題】 ポートとポートバイパス回路の接続不良が生じて、バイパス制御信号をポートが受信できなかったり、ポートからポートバイパス回路を制御できなくなった場合でも、当該ポートの論理的な切離し/接続を可能にする。

【解決手段】 マスタノード1-1は、スレーブノード1-2〜1-nのポートに接続されたポートバイパス回路10-2〜10-nに対するグローバルポートバイパス制御情報生成部6を具備している。ポートバイパス回路10は、ループ状の伝送路Lとは独立の伝送路Gを介して自己に対するグローバルポートバイパス制御情報を受信するデコード回路12を具備し、受信した自己に対するグローバルポートバイパス制御情報およびローカルポートバイパス制御情報に基づいて自己に対応するポートをループ状の伝送路Lから切離し/接続する。

【効果】 物理的な切離し/接続(コネクタの挿抜)を行うことなく、障害ポートの切離し制御が可能となり、保守性および可用性を向上することが出来る。



【特許請求の範囲】

【請求項1】 ループ状の伝送路と、対応するポートで生成されたローカルポートバイパス制御情報に基づいて当該対応するポートを前記ループ状の伝送路に対し論理的に切離し/接続するポートバイパス回路と、前記ループ状の伝送路を介して転送される信号を受信するレシーバ部と前記ループ状の伝送路に信号を送出するトランシーバ部と前記ループ状の伝送路を介して他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部とを備えたポートをそれぞれ有する2以上のノードとを具備してなるFC_{AL}(Fibre Channel Arbitrated Loop)システムにおいて、

前記ノードの1つ以上は、任意の他のノードのポートに接続されたポートバイパス回路に対するグローバルポートバイパス制御情報を生成しうるグローバルポートバイパス制御情報生成部を具備し、

前記ポートバイパス回路は、前記ループ状の伝送路とは独立の伝送路を介して自己に対する前記グローバルポートバイパス制御情報を受信するグローバルポートバイパス制御情報受信手段を具備し、受信した自己に対するグローバルポートバイパス制御情報および前記ローカルポートバイパス制御情報に基づいて自己に対応するポートを前記ループ状の伝送路から切離し/接続することを特徴とするFC_{AL}システム。

【請求項2】 請求項1に記載のFC_{AL}システムにおいて、前記グローバルポートバイパス制御情報生成部を具備する1つ以上のノードは優先順位を付けられており、それらノードの中で障害が発生しておらず且つ最も優先順位が高いノードがマスターノードとなってそのグローバルポートバイパス制御情報生成部を動作させ、残りのノードのグローバルポートバイパス制御情報生成部は休止させることを特徴とするFC_{AL}システム。

【請求項3】 請求項1または請求項2に記載のFC_{AL}システムにおいて、前記マスターノードは、前記ループ状の伝送路を転送されるポートバイパス制御信号から障害ノードを検出し、当該障害ノードに対するグローバルポートバイパス制御情報を生成することを特徴とするFC_{AL}システム。

【請求項4】 請求項1から請求項3のいずれかに記載のFC_{AL}システムにおいて、前記マスターノードが、ループ構成情報制御(管理)機能を有することを特徴とするFC_{AL}システム。

【請求項5】 請求項1から請求項4のいずれかに記載のFC_{AL}システムにおいて、前記ループ状の伝送路と、前記ポートバイパス回路と、前記ループ状の伝送路と独立した伝送路と、前記ポートバイパス回路に前記ポートを接続するためのコネクタ部とが、同一の基板上に

実装されていることを特徴とするFC_{AL}システム。

【請求項6】 請求項5に記載のFC_{AL}システムにおいて、前記ループ状の伝送路を転送される信号の信号線と、前記グローバルポートバイパス制御情報の信号線とが、同一のコネクタ部に実装されていることを特徴とするFC_{AL}システム。

【請求項7】 ループ状の伝送路と、対応するポートで生成されたローカルポートバイパス制御情報に基づいて当該対応するポートを前記ループ状の伝送路に対し論理的に切離し/接続するポートバイパス回路と、前記ループ状の伝送路を介して転送される信号を受信するレシーバ部と前記ループ状の伝送路に信号を送出するトランシーバ部と前記ループ状の伝送路を介して他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部とを備えたポートを有する2以上のノードとを具備してなるFC_{AL}システムにおいて、

前記ポートバイパス回路は、前記ローカルポートバイパス制御情報にかかわらず強制的に自己に対応するポートを前記ループ状の伝送路から切り離す操作スイッチを具備することを特徴とするFC_{AL}システム。

【請求項8】 複数のループ状の伝送路と、対応するポートで生成されたローカルポートバイパス制御情報に基づいて当該対応するポートを前記ループ状の伝送路の一つに対し論理的に切離し/接続するポートバイパス回路と、前記ループ状の伝送路の一つを介して転送される信号を受信するレシーバ部と前記ループ状の伝送路の一つに信号を送出するトランシーバ部と前記ループ状の伝送路の一つを介して他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部とを備えた複数のポートをそれぞれ有する2以上のノードとを具備してなるFC_{AL}システムにおいて、

前記ノードは、前記ループ状の伝送路の一つを介して他のノードから自ポートに対して送信されたクロスポートバイパス制御信号に基づき他ポートに接続されたポートバイパス回路に対するクロスポートバイパス制御情報を生成するクロスポートバイパス制御情報生成部を具備し、

前記ポートバイパス回路は、対応するポート以外のポートから自己に対する前記クロスポートバイパス制御情報を受信するクロスポートバイパス制御情報受信手段を具備し、受信した自己に対する前記クロスポートバイパス制御情報および前記ローカルポートバイパス制御情報に基づいて自己に対応するポートを自己に対応する前記ループ状の伝送路から切離し/接続することを特徴とする

FC_{AL}システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、FC_{AL}システムに係り、ポートとポートバイパス回路の接続不良が生じて、バイパス制御信号をポートが受信できなかったり、ポートがポートバイパス回路を制御できなくなった場合でも、当該ポートの論理的な切離し/接続を行えるようにしたFC_{AL}システムおよび障害が発生したループにおけるポートの論理的な切離し/接続を、障害が発生していない別のループを介して行えるようにしたFC_{AL}システムに関する。

【0002】

【従来の技術】図9は、従来のFC_{AL}システムを示すブロック図である。このFC_{AL}システム900は、ブラックボード20上に形成されたループ状の伝送路1とポートバイパス回路10-1〜10-nとを介して、n台のノード1-1〜1-nをループ状に接続した構成である。各ノード1（複数のノードを区別しない場合は添字を省略する）は、前段のノードからの信号を受信するレシーバ部3と、次段のノードに信号を送信するトランシーバ部4と、他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路10に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部7とを備えたポート2を有している。前段のノードからの信号は、ノード1のレシーバ部3およびポートバイパス回路10の選択回路11の第1入力端子に入力される。また、ノード1が送信する信号は、選択回路11の第2入力端子に入力される。選択回路11は、対応するポート2のローカルポートバイパス制御情報生成部7で生成されるローカルポートバイパス制御情報に基づいて、第1入力端子または第2入力端子に入力された信号の一方を選択して次段のノードに送信する。すなわち、通常は、ローカルポートバイパス制御情報生成部7は、第2入力端子に入力された自ポート2からの信号を選択して次段のノードに送信するように選択回路11を制御しているが、ノード障害を検出した他のノードからの指示であるバイパス制御信号あるいはノード障害であるとの自ノード1の判断に基づき、ローカルポートバイパス制御情報により、第1入力端子に入力された前段のノードからの信号を選択して次段のノードに送信するように選択回路11を制御する。上記バイパス制御信号は、Fibre Channel Arbitrated Loop (FC_{AL}) X3T11/Project 960D/Rev. 4.5に、Primitive Sequences (LPE, LPB)として規定されている。

【0003】さらに、従来のFC_{AL}システムの他の例としては、1つのノードに2つのポートを備え、各ポートをそれぞれ別個のループ状の伝送路に接続し、ループを二重化したものが知られている。

【0004】

【発明が解決しようとする課題】FC_{AL}システムでは、ノードの一つに前段のノードからの信号を次段のノードに送信できない障害が発生した場合、当該ループに接続された全てのノード間の通信が不可能となってしまう。このような場合、上記FC_{AL}システム900では、障害を起こしたノードのポートをポートバイパス回路10によりループから論理的に切り離すことで、一つのノードの障害が全体の障害になることを防止している。しかし、一般に、ポート2とポートバイパス回路10とはコネクタ接続されることが多いため、ポート2とポートバイパス回路10の接続不良が生じやすいが、この接続不良が生じると、他のノードからのバイパス制御信号をポート2が受信できなかったり、ポート2からポートバイパス回路10を制御できなくなり、障害を起こした当該ポートをループから論理的に切り離すことが出来なくなる。従って、このような場合には、ノードの物理的な（すなわちコネクタの挿抜による）切離し/接続が必要となり、必要なポートのみを論理的に切離し/接続可能にするべく設けられたポートバイパス回路10が有効に活用されないという問題点がある。

【0005】他方、ループを二重化したFC_{AL}システムでは、一つのループで障害が発生しても、もう一つのループを用いることで通信を継続可能である。しかし、障害を起こしたループに関しては、前記FC_{AL}システム900と同じ問題点がある。

【0006】そこで、本発明の第1の目的は、ポートとポートバイパス回路の接続不良が生じて、バイパス制御信号をポートが受信できなかったり、ポートからポートバイパス回路を制御できなくなった場合でも、当該ポートの論理的な切離し/接続を行えるようにしたFC_{AL}システムを提供することにある。また、本発明の第2の目的は、ループを二重化したFC_{AL}システムにおいて、障害が発生したループにおけるポートの論理的な切離し/接続を、障害が発生していないループを介して行えるようにしたFC_{AL}システムを提供することにある。

【0007】

【課題を解決するための手段】第1の観点では、本発明は、ループ状の伝送路と、対応するポートで生成されたローカルポートバイパス制御情報に基づいて当該対応するポートを前記ループ状の伝送路に対し論理的に切離し/接続するポートバイパス回路と、前記ループ状の伝送路を介して転送される信号を受信するレシーバ部と前記ループ状の伝送路に信号を送出するトランシーバ部と前記ループ状の伝送路を介して他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部とを備えたポートをそれぞれ有する

2以上のノードとを具備してなるFC_—AL (Fibre Channel Arbitrated Loop) システムにおいて、前記ノードの1つ以上は、任意の他のノードのポートに接続されたポートバイパス回路に対するグローバルポートバイパス制御情報を生成しうるグローバルポートバイパス制御情報生成部を具備し、前記ポートバイパス回路は、前記ループ状の伝送路とは独立の伝送路を介して自己に対する前記グローバルポートバイパス制御情報を受信するグローバルポートバイパス制御情報受信手段を具備し、受信した自己に対するグローバルポートバイパス制御情報および前記ローカルポートバイパス制御情報に基づいて自己に対応するポートを前記ループ状の伝送路から切離し/接続することを特徴とするFC_—ALシステムを提供する。上記第1の観点によるFC_—ALシステムでは、ノードのポートとポートバイパス回路の接続不良が生じて、バイパス制御信号をポートが受信できなかったり、ポートからポートバイパス回路を制御できなくなった場合でも、各ポートの論理的な切離し/接続を、グローバルポートバイパス制御情報を用いて行えるようになる。

【0008】第2の観点では、本発明は、上記構成のFC_—ALシステムにおいて、前記グローバルポートバイパス制御情報生成部を具備する1つ以上のノードは優先順位を付けられており、それらノードの中で障害が発生しておらず且つ最も優先順位が高いノードがマスターノードとなってそのグローバルポートバイパス制御情報生成部を動作させ、残りのノードのグローバルポートバイパス制御情報生成部は休止させることを特徴とするFC_—ALシステムを提供する。上記第2の観点によるFC_—ALシステムでは、グローバルポートバイパス制御情報を生成するマスターノードに障害が発生した場合でも、次の優先順位のノードがマスターノードに成るため、支障なくバイパス制御を継続することが可能となる。

【0009】第3の観点では、本発明は、上記構成のFC_—ALシステムにおいて、前記マスターノードは、前記ループ状の伝送路を転送されるポートバイパス制御信号から障害ノードを検出し、当該障害ノードに対するグローバルポートバイパス制御情報を生成することを特徴とするFC_—ALシステムを提供する。上記第3の観点によるFC_—ALシステムでは、ループ上を転送される、FC_—ALで規定するポートバイパス制御用のプリミティブシーケンス等をモニタし、ポートバイパス制御信号を検出すると、それから障害ノードのポートを検出し、グローバルポートバイパス制御情報生成部によるバイパス制御を行う。よって、バイパス制御対象のポートを迅速に見つけることができる。

【0010】第4の観点では、本発明は、上記構成のFC_—ALシステムにおいて、前記マスターノードが、ループ構成情報制御(管理)機能を有することを特徴とするFC_—ALシステムを提供する。上記第4の観点による

FC_—ALシステムでは、障害ノードのポートを切り離した後のループ初期化処理を不要とすることが可能となり、ループ初期化処理のオーバーヘッドの削減が可能となる。

【0011】第5の観点では、本発明は、上記構成のFC_—ALシステムにおいて、前記ループ状の伝送路と、前記ポートバイパス回路と、前記ループ状の伝送路と独立した伝送路と、前記ポートバイパス回路に前記ポートを接続するためのコネクタ部とが、同一の基板上に実装されていることを特徴とするFC_—ALシステムを提供する。上記第5の観点によるFC_—ALシステムでは、ポートの切離しでは回復不能なループ障害時には、基板を交換することによって迅速にループ障害から回復できる可能性がある。

【0012】第6の観点では、本発明は、上記構成のFC_—ALシステムにおいて、前記ループ状の伝送路を転送される信号の信号線と、前記グローバルポートバイパス制御情報の信号線とが、同一のコネクタ部に実装されていることを特徴とするFC_—ALシステムを提供する。上記第6の観点によるFC_—ALシステムでは、コネクタ部が1つで済むため、構成を簡単化できる。

【0013】第7の観点では、本発明は、ループ状の伝送路と、対応するポートで生成されたローカルポートバイパス制御情報に基づいて当該対応するポートを前記ループ状の伝送路に対し論理的に切離し/接続するポートバイパス回路と、前記ループ状の伝送路を介して転送される信号を受信するレシーバ部と前記ループ状の伝送路に信号を送出するトランシーバ部と前記ループ状の伝送路を介して他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部とを備えたポートを有する2以上のノードとを具備してなるFC_—ALシステムにおいて、前記ポートバイパス回路は、前記ローカルポートバイパス制御情報にかかわらず強制的に自己に対応するポートを前記ループ状の伝送路から切り離す操作スイッチを具備することを特徴とするFC_—ALシステムを提供する。上記第7の観点によるFC_—ALシステムでは、ノードのポートとポートバイパス回路の接続不良が生じて、バイパス制御信号をポートが受信できなかったり、ポートからポートバイパス回路を制御できなくなった場合でも、各ポートの論理的な切離し/接続を、操作スイッチを用いて行えるようになる。

【0014】第8の観点では、本発明は、複数のループ状の伝送路と、対応するポートで生成されたローカルポートバイパス制御情報に基づいて当該対応するポートを前記ループ状の伝送路の一つに対し論理的に切離し/接続するポートバイパス回路と、前記ループ状の伝送路の一つを介して転送される信号を受信するレシーバ部と前

記ループ状の伝送路の一つに信号を送出するトランシーバ部と前記ループ状の伝送路の一つを介して他のノードから自ポートに対して送信されたポートバイパス制御信号に基づき自ポートに接続されたポートバイパス回路に対するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部とを備えた複数のポートをそれぞれ有する2以上のノードとを具備してなるFC_—ALシステムにおいて、前記ノードは、前記ループ状の伝送路の一つを介して他のノードから自ポートに対して送信されたクロスポートバイパス制御信号に基づき他ポートに接続されたポートバイパス回路に対するクロスポートバイパス制御情報を生成するクロスポートバイパス制御情報生成部を具備し、前記ポートバイパス回路は、対応するポート以外のポートから自己に対する前記クロスポートバイパス制御情報を受信するクロスポートバイパス制御情報受信手段を具備し、受信した自己に対する前記クロスポートバイパス制御情報および前記ローカルポートバイパス制御情報に基づいて自己に対応するポートを自己に対応する前記ループ状の伝送路から切離し/接続することを特徴とするFC_—ALシステムを提供する。上記第8の観点によるFC_—ALシステムでは、2以上のポートを有するノードの一つのポートとそれに対応するポートバイパス回路の接続不良が生じて、当該ポートでバイパス制御信号を受信できなかったり、当該ポートからポートバイパス回路を制御できなくなった場合でも、当該ポートが接続されたループからの当該ポートの論理的な切離し/接続を、他方のポートを用いて行えるようになり、ノードの物理的な切離し/接続を行うことなく、障害ポートの切離し制御が可能となる。

【0015】

【発明の実施の形態】以下、図を用いて本発明の実施形態を説明する。なお、これにより本発明が限定されるものではない。

【0016】【第一の実施形態】図1～図3を用いて、本発明の第一の実施形態を説明する。図1は、本発明の第一の実施形態のFC_—ALシステム100（図2）に用いるマスタノード1-m、スレーブノード1-sおよびポートバイパス回路10の構成図である。マスタノード1-mは、前段のノードからの信号を受信するレシーバ部3と、次段のノードに信号を送信するトランシーバ部4と、グローバルポートバイパス制御情報生成部6と、ローカルポートバイパス制御情報生成部7とを備えたポート2-mを有している。前記グローバルポートバイパス制御情報生成部6は、任意のノードのポートの論理的な切離し/接続を制御するグローバルポートバイパス制御情報を生成する。前記ローカルポートバイパス制御情報生成部7は、FC_—ALで規定するループポートバイパス制御用のプリミティブシーケンスによって、自ポートのみの論理的な切離し/接続を制御するローカルポートバイパス制御情報を生成する。

【0017】スレーブノード1-sは、前段のノードからの信号を受信するレシーバ部3と、次段のノードに信号を送信するトランシーバ部4と、ローカルポートバイパス制御情報生成部7とを備えたポート2-sを有している。

【0018】ポートバイパス回路10は、選択回路11と、デコード回路12と、選択条件生成部13とを具備している。前記選択回路11は、前記選択条件生成部13により制御され、第1入力端子または第2入力端子に入力された信号の一方を選択して、次段のノードに送信する。前記デコード回路12は、前記マスタノード1-mのグローバルポートバイパス制御情報生成部6から出力されるグローバルポートバイパス制御情報をデコードして自ポートバイパス回路10に対する切離し/接続の指示か否かを検出し、自ポートバイパス回路10に対する指示である場合、自ポートバイパス回路10の前記選択回路11に対するポートバイパス制御情報を生成する。前記選択条件生成部13は、上記デコード回路12で生成されるポートバイパス制御情報および前記ローカルポートバイパス制御情報生成部7で生成されるローカルポートバイパス制御情報に基づいて前記選択回路11を制御し、前記選択回路11の第1入力端子または第2入力端子に入力された信号の一方を選択して次段のノードに送信させる。

【0019】図2は、本発明の第一の実施形態のFC_—ALシステム100の構成図である。このFC_—ALシステム100は、ブラックボード20上に形成されたループ状の伝送路1とポートバイパス回路10-1～10-nとを介して、1台のマスタノード1-1と、(n-1)台のスレーブノード1-2～1-nとを、ループ状に接続した構成である。前記マスタノード1-1のグローバルポートバイパス制御情報生成部6で生成されるグローバルポートバイパス制御情報が、ブラックボード20上の伝送路Gを介して、各ポートバイパス回路10-1～10-nのデコード回路12にそれぞれ入力される。また、各ノード1-1～1-nのローカルポートバイパス制御情報生成部7で生成されるローカルポートバイパス制御情報が、対応するポートバイパス回路10-1～10-nの選択条件生成部13に入力される。

【0020】図3は、マスタノード1-1によるバイパス制御手順を示すフローチャートである。

・ループ障害の検出（100）：マスタノード1-1は、タイムアウト等によってループの障害を検出する。

・全てのスレーブノードのバイパス（101）：マスタノード1-1は、グローバルポートバイパス制御情報生成部6から、全てのスレーブノード1-2～1-nに対応するポートバイパス回路10-2～10-nに対し、ポートの切離しを指示するグローバルポートバイパス制御情報を生成・出力する。これを受信したポートバイパス回路10-2～10-nは、対応するスレーブノード1-2～1-nのポ

ート2-2~2-nをループから論理的に切り離す。

・ループ障害の回復チェック(102): マスタノード1-1は、全てのスレーブノード1-2~1-nのポート2-2~2-nを切り離したループに対して任意の信号を発行・受領することによって、ループ障害が回復したか否かをチェックする。回復したならステップ(103)へ進み、回復しないならステップ(108)へ進む。

【0021】・1ノードづつバイパス解除(103): マスタノード1-1は、グローバルポートバイパス制御情報生成部6から、個々のスレーブノード1-2~1-nに対応するポートバイパス回路10-2~10-nに対し、順に、ポートの接続を指示するグローバルポートバイパス制御情報を生成・出力する。これを受信した各ポートバイパス回路10-2~10-nは、対応するポート2-2~2-nをループに論理的に接続する。

・障害ノード検出(104): マスタノード1-1は、あるスレーブノードのポートをループに接続すると障害が起こるなら当該スレーブノードは障害ノードであると判定し、ステップ(105)へ進む。一方、あるスレーブノードのポートをループに接続しても障害が起らないなら当該スレーブノードは障害ノードでないと判定し、ステップ(106)へ進む。

・障害ノードバイパス(105): マスタノード1-1は、グローバルポートバイパス制御情報生成部6から、検出した障害ノードに対応するポートバイパス回路10に対し、ポートの切離しを指示するグローバルポートバイパス制御情報を生成・出力する。これを受信したポートバイパス回路10は、対応するスレーブノードのポートをループから論理的に切り離す。なお、障害ノードのポートがループから論理的に切り離されたことを保守員に対して報告することが望ましい。

・全ノードチェック完了(106): 障害ノードか否かのチェックを全スレーブノード1-2~1-nに対し行ったならステップ(107)へ進み、また残っているなら前記ステップ(103)に戻る。

・ループ初期化起動(107): マスタノード1-1は、ループの初期化処理を起動する。

・回復不能ループ障害検出(108): 回復不能なループ障害検出時の処理を実行する。例えば、保守員に対して回復不能なループ障害検出を報知し、保守員はアラックボード20を交換する。

【0022】以上の第一の実施形態によれば、スレーブノード1-2~1-nのポート2-2~2-nとポートバイパス回路10-2~10-nの接続不良が生じて、バイパス制御信号をポート2-2~2-nが受信できなかったり、ポート2-2~2-nからポートバイパス回路10-2~10-nを制御できなくなった場合でも、各ポート2-2~2-nの論理的な切離し/接続をマスタノード1-1によってグローバルポートバイパス制御情報を用いて行えるようになり、障害を起こしたスレーブノードのポートのみをループか

ら論理的に切り離して、ループ機能を回復することが可能となる。従って、保守性を向上することが出来る。

【0023】また、スレーブノードが複数のポートをもち、それらポートが1つのコネクタでポートバイパス回路と接続される場合(現在規格化が進められているコネクタ仕様[SFF-8045 rev3.1, etc.: 40ピン-SCA (Single Connector Attach)仕様]では2ポート分の信号を1つのコネクタで実現する)、一つのポートにかかるループ障害が起こっても、コネクタの挿抜を行わないで当該ポートの切離し/接続を行えるため、他のポートへ影響を与えないで済む(コネクタの挿抜を行うと、正常なポートとループも切り離されてしまう)。従って、可用性の向上が可能となる。

【0024】なお、マスタノード1-1がループ構成情報制御(管理)機能を有することによって、FC_ALで規定するバイパス制御信号であるLPB/LPE送受信時のループ初期化処理すなわち前記ステップ(107)を不要とすることが可能となり、ループ初期化処理のオーバーヘッドの削減が可能となる。さらに、ループ回復処理によって中断された処理の継続が可能となる。つまり、ループ初期化処理を実行すると、AL_PAが変更される場合があるため、イクスチェンジ単位でのリトライが必要になり、ループ回復処理によって中断された処理の継続が不可能となるが、これを回避できる。ここで、前記ループ構成情報制御(管理)機能とは、例えばループを構成する各ノードに対して一意のAL_PAを設定する機能である。この機能は、例えば、マスタノードが各ノードに対し一意のハードアドレスを提供する等によって実現可能である。また、デバイスが接続される場所によって一意にAL_PAが決定される場合、マスタノードはデバイスが接続される場所を検出する機能を有することで、この機能を実現可能である。例えば、ディスクアレイシステムにおいて、アレイを構成するディスクの接続にFC_ALが使用され、ディスクを格納する場所(スロット)によってAL_PAが一意に決定される場合である。この場合、マスタノードとなるアレイコントローラは、ディスクの格納位置情報、各ディスクに設定されたAL_PAを容易に検出できる。

【0025】また、上記説明では、グローバルポートバイパス制御情報を共通の信号線で各ポートバイパス回路10へ伝送するものとしたが、グローバルポートバイパス制御情報を別個の信号線で各ポートバイパス回路10へ伝送するものとしてもよい。この場合、デコード回路12が不要になる。

【0026】また、上記説明では、1台のマスタノードを想定したが、マスタノードにも障害が発生しうること考慮すれば、ループ上にマスタノードに成り得るノード(グローバルポートバイパス制御情報生成部を具備するノード)を複数存在させ、それらノードに優先順位を付け、それらノードの中で障害が発生しておらず且つ最

も優先順位が高いノードがマスタノードに成る(そのノードのグローバルポートバイパス制御情報生成部が動作し、残りのノードのグローバルポートバイパス制御情報生成部は休止する)ようにするのが好ましい。この場合、前記マスタノードに成り得るノードは、自ノードの優先順位を管理する手段と、自ノードの優先順位に基づいて自ノードのグローバルポートバイパス制御情報を動作/休止させる手段とを具備すればよい。ここで、優先順位の設定およびマスタノードの決定は、上位インタフェースプロトコルのコマンド(例えばSCSIにおけるMode Select)を用いて実現することが可能である。また、ループ初期化処理として実現することも可能である。さらに、ハードスイッチ等によって実現することも可能である。

【0027】また、スレーブノード間でのイクスチェンジ実行中に一方のスレーブノードで障害が発生し、それを他方のスレーブノードでループ障害として検出した場合、他方のスレーブノードがポートバイパス制御信号を一方のスレーブノードに対して発行する。そこで、マスタノード1-1は、ループ上を転送される、FC_{AL}で規定するポートバイパス制御用のプリミティブシーケンス等をモニタし、ポートバイパス制御信号を検出すると、グローバルポートバイパス制御情報生成部6によって当該バイパス制御対象のスレーブノードに対するバイパス制御を行ってもよい。この場合、マスタノードは、ループ状の伝送路に接続されるポート毎のアドレス情報を管理する手段と、前記ループ状の伝送路を介して転送されるポートバイパス制御信号に基づきバイパス制御対象のポートを検出する手段と、当該バイパス制御対象のポートが接続されるポートバイパス回路に対するグローバルポートバイパス制御情報を生成する手段とを具備すればよい。

【0028】【第二の実施形態】図4を用いて、本発明の第二の実施形態を説明する。図4は、本発明の第二の実施形態のFC_{AL}システムに用いるノード1およびポートバイパス回路10の構成図である。ノード1は、前段のノードからの信号を受信するレシーバ部3と、次段のノードに信号を送信するトランシーバ部4と、自ポートのみの論理的な切離し/接続を制御するローカルポートバイパス制御情報生成部7とを備えたポート2を有している。

【0029】ポートバイパス回路10は、選択回路11と、切替制御部14とを具備している。前記選択回路11は、前記切替制御部14により制御され、第1入力端子又は第2入力端子に入力された信号の一方を選択して次段のノードに送信する。前記切替制御部14は、ノード1のポートバイパス制御情報生成部7からのポートバイパス制御情報または前記選択回路11の第1入力端子に入力された信号を選択して次段のノードに送信させる強制バイパス信号のいずれか一方を操作スイッチ15に

より選択し、前記選択回路11に入力する。

【0030】バイパス制御は、ループ障害の回復検出を可能とする保守ツールを併用して、次のように行う。

- ・ループ障害の検出: 保守ツールは、タイムアウト等によって、ループの障害を検出し、保守員に報知する。
- ・全てのノードのバイパス: 保守員は、各ポートに対応するポートバイパス回路10の切替制御部14の操作スイッチ15により強制的に全ポートをループから論理的に切り離す。

- ・ループ障害の回復チェック: 保守員は、全てのポートを切り離したループに対して、保守ツールを用いて、任意の信号を発行・受領することによって、ループ障害が回復したか否かをチェックする。ここでは、ポート2とポートバイパス回路10の接続不良が生じて、バイパス制御信号をポート2が受信できなかったり、ポート2からポートバイパス回路10を制御できなくなった場合を想定するから、全てのポートを切り離したループはループ障害を回復する。

【0031】・1ノードづつバイパス解除: 保守員は、ポートバイパス回路10の切替制御部14の操作スイッチ15を操作し、ポートバイパス制御情報生成部7からのポートバイパス制御情報を選択回路11に与えて、1ノードづつポート2をループに再接続する。

- ・障害ノード検出: 保守員は、任意の1台のノードのポートをループに再接続する毎に、保守ツールを用いて任意の信号を発行し、当該信号を受領できるか否かによって、障害ノードか否かを検出する。

- ・障害ノードバイパス: 保守員は、ポートを再接続したノードが障害ノードでない場合はループに接続したままとし、再接続したノードが障害ノードである場合は当該ポートに対応するポートバイパス回路10の切替制御部14の操作スイッチ15を操作して強制的に当該ポートをループから論理的に切り離す。なお、ポートバイパス回路10が、ポートをバイパスしているか否かを表示するバイパス状態表示機構を有することが望ましい。

【0032】・ループ初期化起動: 保守員は、全ノードに対して上述の処理を実行した後、保守ツールを用いて、ループの初期化処理を起動する。なお、各ノードのループ構成情報(AL_PA等)が変更されていないならば、ループ初期化処理は必須ではない。

【0033】以上の第二の実施形態によれば、ノード1のポート2とポートバイパス回路10の接続不良が生じて、バイパス制御信号をポート2が受信できなかったり、ポート2からポートバイパス回路10を制御できなくなった場合でも、各ポート2の論理的な切離し/接続を操作スイッチ15によって行えるようになり、ノード1の物理的な(すなわちコネクタの挿抜による)切離し/接続を行うことなく、保守員によるマニュアルでの障害ノード検出および切離し制御が可能となる。従って、保守性を向上することが出来る。

【0034】また、ノードが複数のポートをもち、それぞれポートが1つのコネクタでポートバイパス回路と接続される場合、一つのポートにかかるループがループ障害を起こしても、コネクタの挿抜を行わないで当該ポートの切離し/接続を行えるため、他のポートへ影響を与えないで済む。従って、可用性の向上が可能となる。

【0035】なお、前記第一の実施形態と上記第二の実施形態とを組み合わせてもよい。すなわち、前記第一の実施形態の各ポートバイパス回路に切替制御部14を設け、その切替制御部14の出力信号を前記選択条件生成部13に入力してもよい。これにより、グローバルポートバイパス制御情報、ローカルポートバイパス制御情報および操作スイッチ15のいずれかによりバイパス制御が可能となる。

【0036】【第三の実施形態】図5を用いて、本発明の第三の実施形態を説明する。図5は、本発明の第三の実施形態のFC_ALシステムに用いるノード1およびポートバイパス回路10-a、10-bの構成図である。ノード1は、2つのポート2-a、2-bを有している。各ポート2は、前段のノードからの信号を受信するレシーバ部3と、次段のノードに信号を送信するトランシーバ部4と、自ポートが接続されているループからの自ポートの論理的な切離し/接続を制御するローカルポートバイパス制御情報を生成するローカルポートバイパス制御情報生成部7と、他ポートが接続されているループからの他ポートの論理的な切離し/接続を制御するクロスポートバイパス制御情報を生成するクロスポートバイパス制御情報生成部8とを備えている。

【0037】ポートバイパス回路10は、選択回路11と、選択条件生成部13とを具備している。前記選択回路11は、前記選択条件生成部13により制御され、第1入力端子または第2入力端子に入力された信号の一方を選択して、次段のノードに送信する。前記選択条件生成部13は、自ポートバイパス回路のループに接続されていないポートのクロスポートバイパス制御情報生成部8で生成されるクロスポートバイパス制御情報および自ポートバイパス回路のループに接続されているポートのローカルポートバイパス制御情報生成部7で生成されるローカルポートバイパス制御情報に基づいて前記選択回路11を制御し、前記選択回路11の第1入力端子または第2入力端子に入力された信号の一方を選択して次段のノードに送信させる。

【0038】バイパス制御は、例えば次のように行う。ノード間でのイクステンション実行中に一方のノードで障害が発生し、それを他方のノードでループ障害として検出した場合、他方のノードがFC_ALで規定するポートバイパス制御用のプリミティブシーケンスを一方のノードのポートに対して発行する。これによってもループ障害が回復しなかった場合、他方のノードはFC_ALで規定するポートバイパス制御用のプリミティブシー

ケンスと同様のクロスプリミティブシーケンスを一方のノードに対してループ障害の無いループのポートから発行する。

ループ障害の無いループのポートでクロスプリミティブシーケンス等を受け取ったノード1は、当該ポートのクロスポートバイパス制御情報生成部8からクロスポートバイパス制御情報を生成する。これにより、当該ポートと異なるポートが接続されているループから当該ポートが切り離されることとなる。

【0039】以上の第三の実施形態によれば、ノード1の一方のポートとそれに対応するポートバイパス回路10の接続不良が生じて、当該ポートでバイパス制御信号を受信できなかったり、当該ポートからポートバイパス回路10を制御できなくなった場合でも、当該ポートが接続されたループからの当該ポートの論理的な切離し/接続を他方のポートを用いて行えるようになり、ノード1の物理的な（すなわちコネクタの挿抜による）切離し/接続を行うことなく、障害ポートの切離し制御が可能となる。従って、保守性を向上することが出来る。また、各ポートが1つのコネクタで各ポートバイパス回路と接続される場合、一つのポートにかかるループ障害が起こっても、コネクタの挿抜を行わないで当該ポートの切離し/接続を行えるため、他のポートへ影響を与えないで済む。従って、可用性の向上が可能となる。なお、本第三の実施形態は、ノードが3つ以上のポートを具備する場合にも適用し得る。

【0040】【第四の実施形態】図6～図8を用いて、本発明の第四の実施形態を説明する。図6は、前記第一の実施形態のFC_ALシステム100をディスクアレイシステムに適用したブロック図である。

【0041】このディスクアレイシステム100'では、アレイコントローラ1-1がマスタノードとなり、ハードディスク装置1-2～1-4がスレーブノードになっている。なお、図示していないが、アレイコントローラ1-1がホストコンピュータに接続されている。プラットフォーム20は、ループ状の伝送路と、グローバルポートバイパス制御情報用の伝送路Gと、ポートバイパス制御部10-1～10-4と、前記アレイコントローラ1-1用のコネクタ部30-1と、前記ハードディスク装置1-2～1-4用のコネクタ部30-2～30-4とを、同一基板上に実装したものである。前記アレイコントローラ1-1は、そのコネクタ部30-1により前記プラットフォーム20のコネクタ部30-1と接続される。また、前記ハードディスク装置1-2～1-4は、それらのコネクタ部30-2～30-4により前記プラットフォーム20のコネクタ部30-2～30-4と接続される。

【0042】図7は、SFF (Small Form Factor) -8047 Rev.3.1 に記載されているSCA (Single Connector Attach) コネクタのピンアサイン図である。前記SFF-8047は、ファイバーチャネルデバイス接続に

関するコネクタ仕様の規定であり、ファイバーチャネルデバイスデータのシリアル情報の転送、ファイバーチャネルの物理インタフェース、FC_ALで規定される信号の転送、電源の供給、ESI (Enclosure Service Interface) 情報の転送等を1個のコネクタを介して実現するものである。図8に、前記ESI情報のフォーマットを示す。前記ESI情報は、SER_RST、SER_RSP、SER_OUT、SER_CLKの制御信号に基づき、SER_DATA信号を介してシリアル情報として転送される。

【0043】前記アレイコントローラ1-1は、前記グローバルポートバイパス制御情報を、上記ESI情報のVendor UniqueフィールドまたはRequest Codeフィールドに設定し、前記SER_DATA信号として送出する。これによって、新たなコネクタ部を設けることなく、グローバルポートバイパス制御情報の通知が可能となる。

【0044】なお、前記SCAコネクタを用いる場合、リザーブピン(図7のピン番号9、10、38)を用いて、前記グローバルポートバイパス制御情報を通知してもよい。これは、SCAコネクタを規定する他の仕様であるSFF-8045、SFF-8067においても同様である。

【0045】以上の第四の実施形態によれば、ハードディスク装置1-2~1-4とポートバイパス回路10-2~10-nの接続不良が生じて、バイパス制御信号をハードディスク装置1-2~1-4が受信できなかったり、ハードディスク装置1-2~1-4がポートバイパス回路10-2~10-nを制御できなくなった場合でも、各ハードディスク装置1-2~1-4の論理的な切離し/接続をアレイコントローラ1-1によって行えるようになり、障害を起こしたハードディスク装置のみをループから論理的に切り離して、ループ機能を回復することが可能となる。従って、保守性を向上することが出来る。

【0046】また、ハードディスク装置が複数のポートをもち、それらポートが1つのコネクタでポートバイパス回路と接続される場合、一つのポートにかかるループ障害が起こっても、コネクタの挿抜を行わないでハードディスク装置の切離し/接続を行えるため、他のポートへ影響を与えないで済む(コネクタの挿抜を行うと、正常なループからもハードディスク装置が切り離されてしまう)。従って、可用性の向上が可能となる。

【0047】

【発明の効果】本発明のFC_ALシステムによれば、ポートとポートバイパス回路の接続不良が生じて、ポートバイパス制御信号をポートが受信できなかったり、ポートからポートバイパス回路を制御できなくなった場合でも、グローバルポートバイパス制御情報を用いて、あるいは操作スイッチを用いて、あるいは他のポートおよびループを用いて、当該ポートの論理的な切離し/接続を行うことが出来る。よって、物理的な(すなわちコネクタの挿抜による)切離し/接続を行うことなく、障害ポートの切離し制御が可能となり、保守性および可用性を向上することが出来る。

【図面の簡単な説明】

【図1】第一の実施形態のFC_ALシステムに用いるマスタノードおよびスレーブノードおよびポートバイパス回路のブロック図である。

【図2】第一の実施形態のFC_ALシステムのブロック図である。

【図3】第一の実施形態のFC_ALシステムにおけるバイパス回路制御手順の一例を示すフロー図である。

【図4】第二の実施形態のFC_ALシステムに用いるノードおよびポートバイパス回路のブロック図である。

【図5】第三の実施形態のFC_ALシステムに用いるノードおよびポートバイパス回路のブロック図である。

【図6】第四の実施形態のFC_ALシステムであるディスクアレイシステムのブロック図である。

【図7】SCAコネクタのピンアサインを示す図表である。

【図8】ESI情報のフォーマットを示す図表である。

【図9】従来のFC_ALシステムの一例のブロック図である。

【符号の説明】

1・・・ノード、1-m・・・マスタノード、1-s・・・スレーブノード、2、2-m、2-s・・・ポート、3・・・レシーバ部、4・・・トランシーバ部、6・・・グローバルポートバイパス制御情報生成部、7・・・ローカルポートバイパス制御情報生成部、8・・・クロスポートバイパス制御情報生成部、10・・・ポートバイパス回路、11・・・選択回路、12・・・デコード回路、13・・・選択条件生成部。

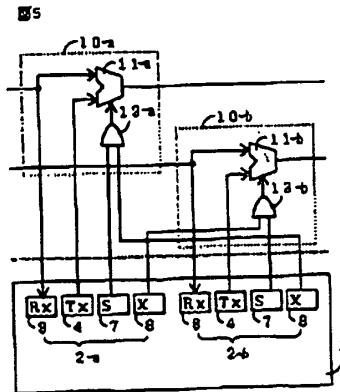
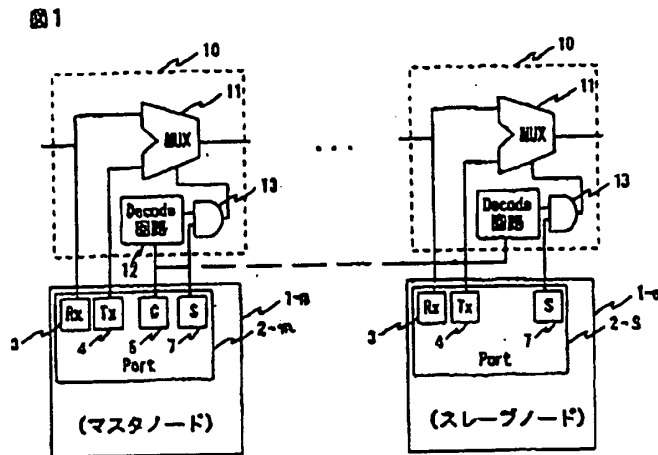
【図8】

図8 SFF-8047 Rev. 3.1記載のESI情報フォーマット
(Enclosure Control function / Enclosure Status Information)

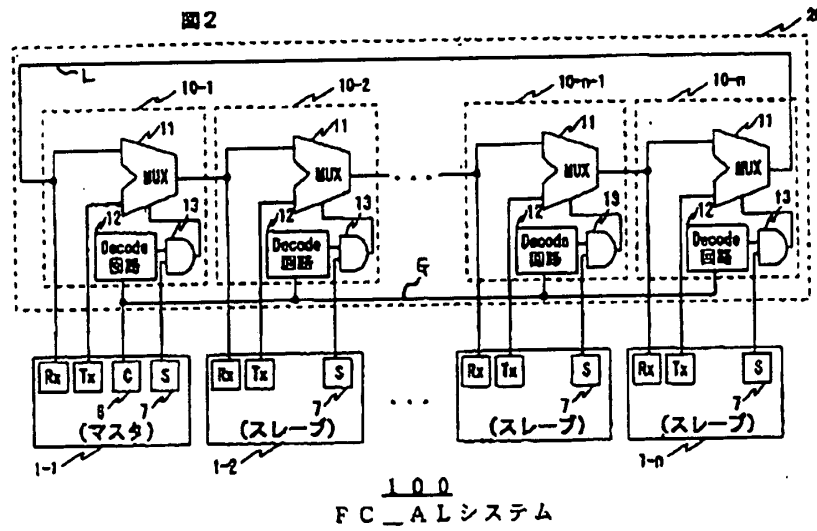
bit	情報
0	Control (in/out)
1-7	REQUEST CODE
8-15	STRING LENGTH
16-31	VENDOR UNIQUE

【図1】

【図5】

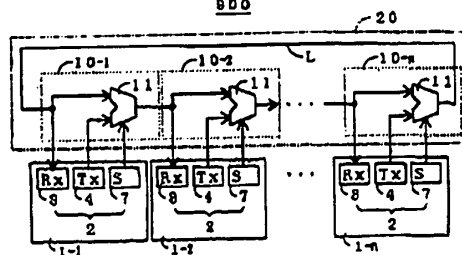


【図2】



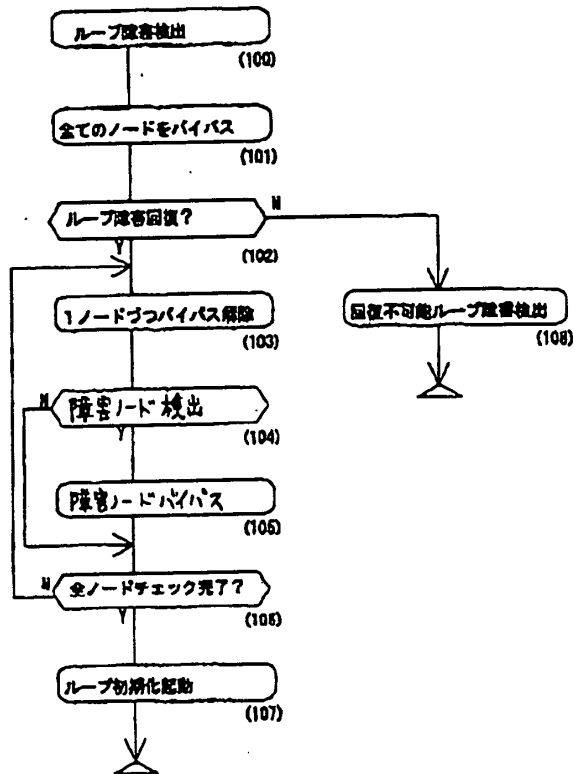
【図9】

(図9) FC-ALシステム 800



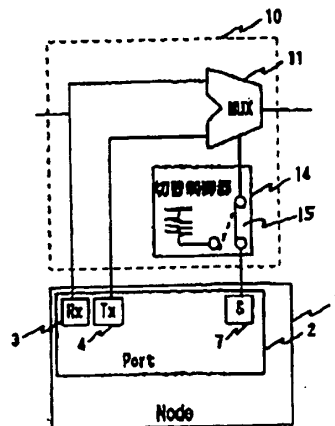
【図3】

図3



【図4】

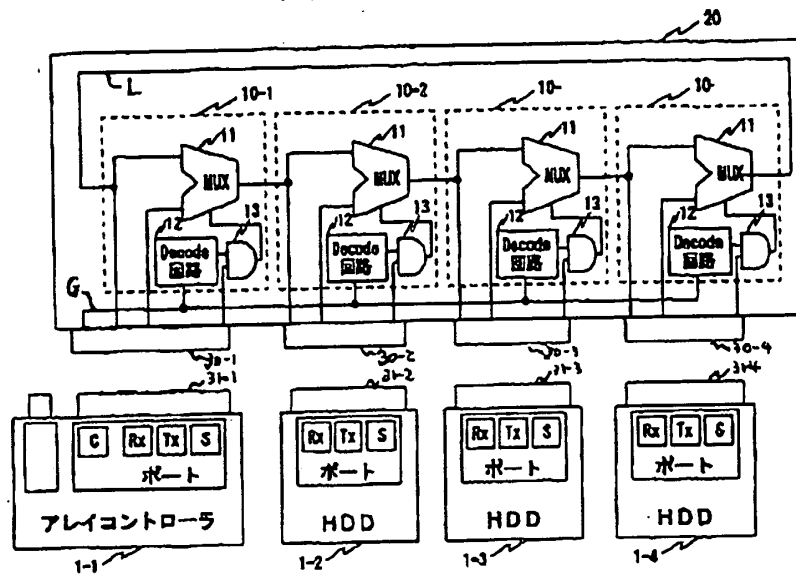
図4



【図6】

図6

100'
ディスクアレイシステム



【図7】

図7 SFF-8047 Rev. 3.1記載のSCAコネクタピンアサイン

#	信号名	#	信号名
1	ENABLE BYP CH1	21	12 VOLTS CHARGE
2	12 VOLTS	22	12 VOLTS GROUND
3	12 VOLTS	23	12 VOLTS GROUND
4	12 VOLTS	24	PORT 1_IN
5	NOTIFY 8047 IN	25	PORT 1_IN
6	DRIVE PRESENT	26	12 VOLTS GROUND
7	READY LED OUT	27	PORT 2_IN
8	SPINDLE SYNC	28	PORT 2_IN
9	RESERVED	29	12 VOLTS GROUND
10	RESERVED	30	PORT 1_OUT
11	ENABLE BYP CH2	31	PORT 1_OUT
12	EEN	32	5 VOLTS GROUND
13	SER_OUT	33	PORT 2_OUT
14	SER_RST	34	PORT 2_OUT
15	SER_CLK	35	5 VOLTS GROUND
16	FAULT LED OUT	36	SER_RSP
17	3.3 VOLTS	37	SER_DATA
18	3.3 VOLTS	38	RESERVED
19	5 VOLTS	39	3.3 VOLTS CHARGE
20	5 VOLTS	40	5 VOLTS CHARGE

フロントページの続き

(72)発明者 国崎 修
神奈川県小田原市国府津2880番地 株式会
社日立製作所ストレージシステム事業部内

(72)発明者 斎木 栄作
神奈川県小田原市国府津2880番地 株式会
社日立製作所ストレージシステム事業部内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.